

# LA MEMORIA

# Índice

**Definición y estructura**

**Características.**

**Tipos de memoria.**

**Memoria ROM.**

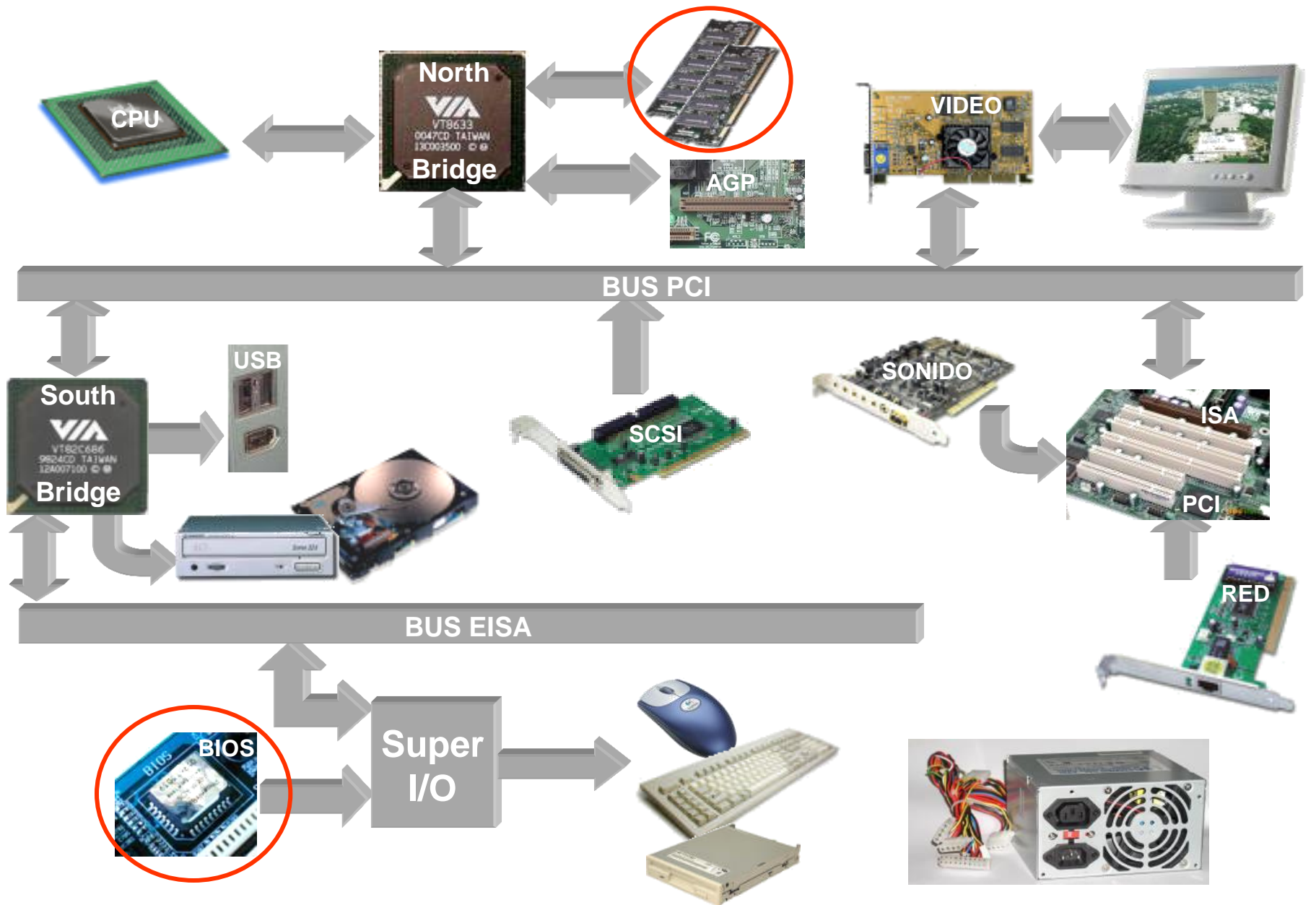
**Memoria RAM**

- Memoria DRAM
- Distribución de la memoria
- Memoria SDRAM

**Memoria caché.**

**Configuración de la BIOS**

**Detección de errores en memoria**



# Memorias (I)

- Son dispositivos que permiten almacenar información de manera masiva.
  - En ella residen los programas y datos utilizados por la CPU.
- En algún caso estos se almacenan de forma provisional, perdiéndose cuando el PC es apagado o reiniciado.
  - Esto implica que los datos que deseemos conservar, deben ser guardados en unidades de almacenamiento permanente (HD, FD, CDROM, USB, etc.)

# Memorias (II)

- La unidad básica de información que puede almacenarse es el bit.
- Por ser muy pequeña se utilizan otras unidades:
  - **Byte** = 8 bits
  - **Kbyte (KB)** =  $2^{10}$  = 1024 bytes
  - **Mbyte (MB)** =  $2^{20}$  = 1048576 bytes = 1024 KB
  - **Gbyte (GB)** =  $2^{30}$  = 1073741824 bytes = 1024 MB

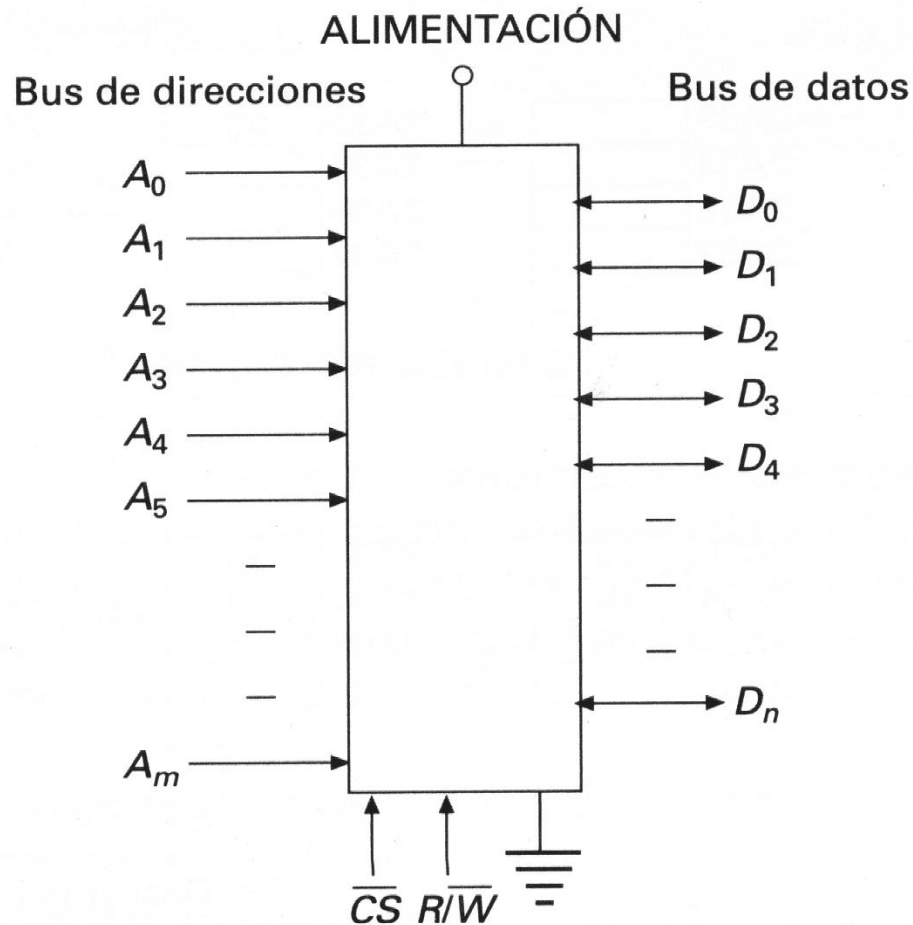
# Estructura externa (I)

- Los terminales habituales que aparecen en una memoria son:
  - **Bus de direcciones.** ( $A_0 \dots A_n$ ).
    - Bus unidireccional de entrada que permiten determinar la posición de memoria en la que se va a leer o escribir.
    - El número de terminales esta en relación directa con el número de posiciones de memoria.
      - $N^{\circ}$  de posiciones =  $2^{n^{\circ}}$  de terminales de direcciones
  - **Bus de datos.** ( $D_0 \dots D_n$ )
    - Bus bidireccional. Introducimos la información en una operación de escritura, u obtenemos el dato en una operación de lectura.
    - El número de terminales guarda relación con la longitud del dato que vamos a almacenar.

# Estructura externa (II)

- **Terminal de selección Lectura/Escritura. (R/W)**
  - Determina el tipo de operación que va a realizarse sobre la memoria.
    - Los niveles de activación dependen del fabricante.
      - $\overline{R/W}$ . Un nivel “0” realiza una operación de lectura, un “1” una operación de escritura.
      - $R/\overline{W}$ . Un nivel “0” realiza una operación de escritura, un “1” una operación de lectura.
- **Terminal de habilitación de la memoria. (CS)**
  - Cuando el terminal no está activo, es imposible efectuar cualquier operación con la memoria.
  - Algunas memorias tienen más de un terminal de habilitación.

# Estructura externa (III)

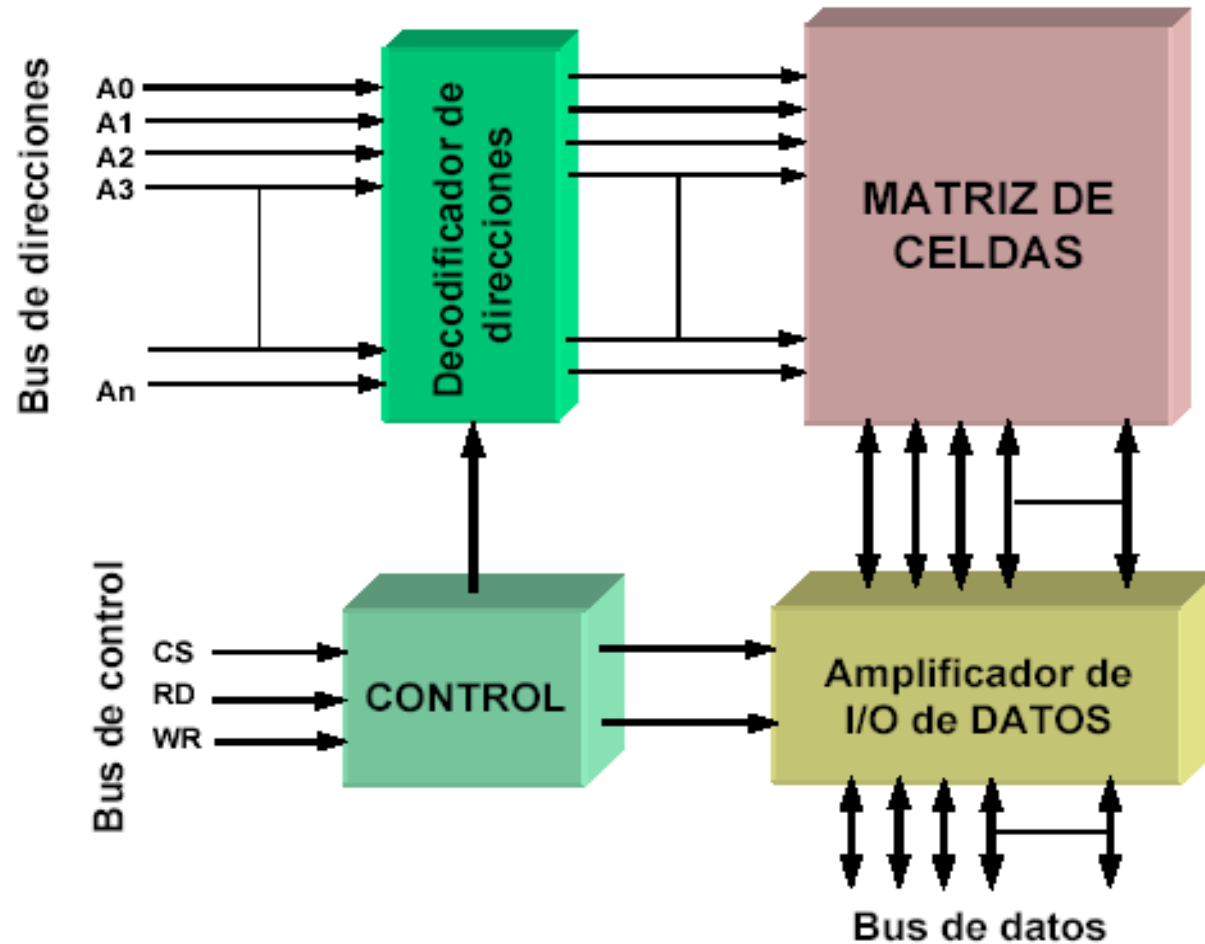




# Estructura interna (I)

- Las memorias están organizadas internamente de forma **matricial**.
  - Permite reducir los circuitos de selección y escritura/lectura de cada celda de almacenamiento.
- El número de células de la matriz responde a la siguiente expresión:
  - Organización =  $N^{\circ}$  de palabras x tamaño de la palabra.
- Ejemplo:
  - Memoria de 512 x 8.
    - Indica que tiene 512 palabras de 8 bits cada una.
    - Por tanto, el número de células es:
      - $512 \times 8 = 4096$  células de un bit.

# Estructura interna (II)

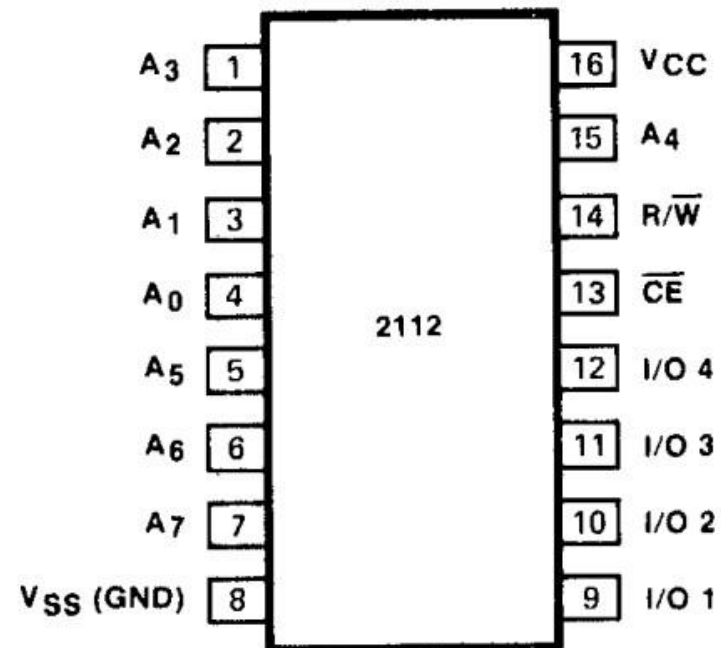


# Estructura interna (III)

- Ejemplo de organización interna de una memoria.
  - Indicar la estructura y patillaje de una memoria de 2048 x 8
  - **Solución:**
    - **Organización:** 2048 palabras de 8 bits
    - **Nº total de células:**  $2048 \times 8 = 16384$ .
    - **Bus de datos:** 8 líneas
      - $D_0 - D_7$
    - **Bus de direcciones:**  $N = 2^n$      $n = \log N / \log 2$ 
      - $n = \log 2048 / \log 2$     ( $A_0 - A_{10}$ )

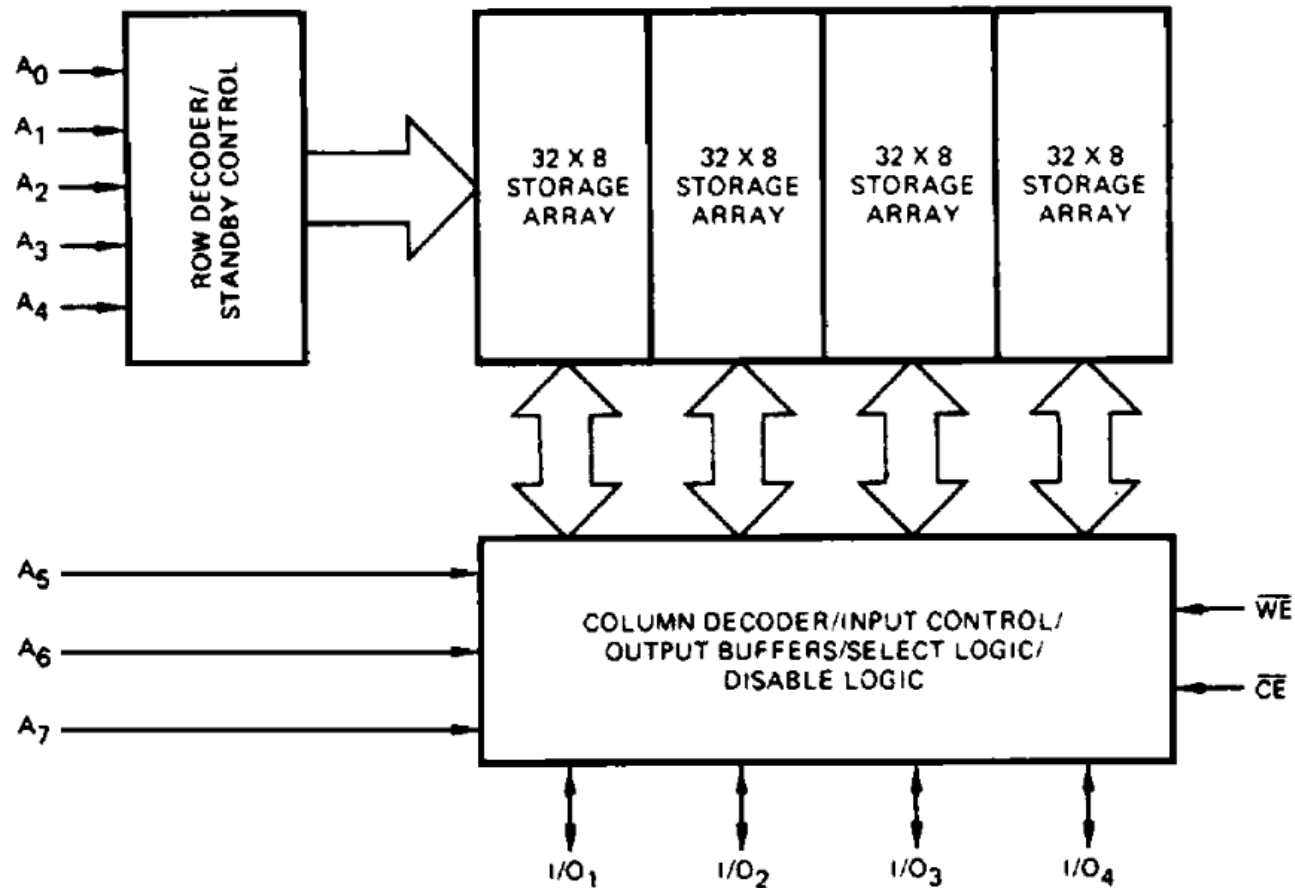
# Ejercicio (I)

- En la figura se muestra el encapsulado de la memoria RAM 2112. Indica:
  - Longitud del bus de datos
  - N<sup>o</sup> posiciones de memoria.
  - Organización interna.
  - N<sup>o</sup> de celdas de memoria



# Estructura interna de RAM 2112

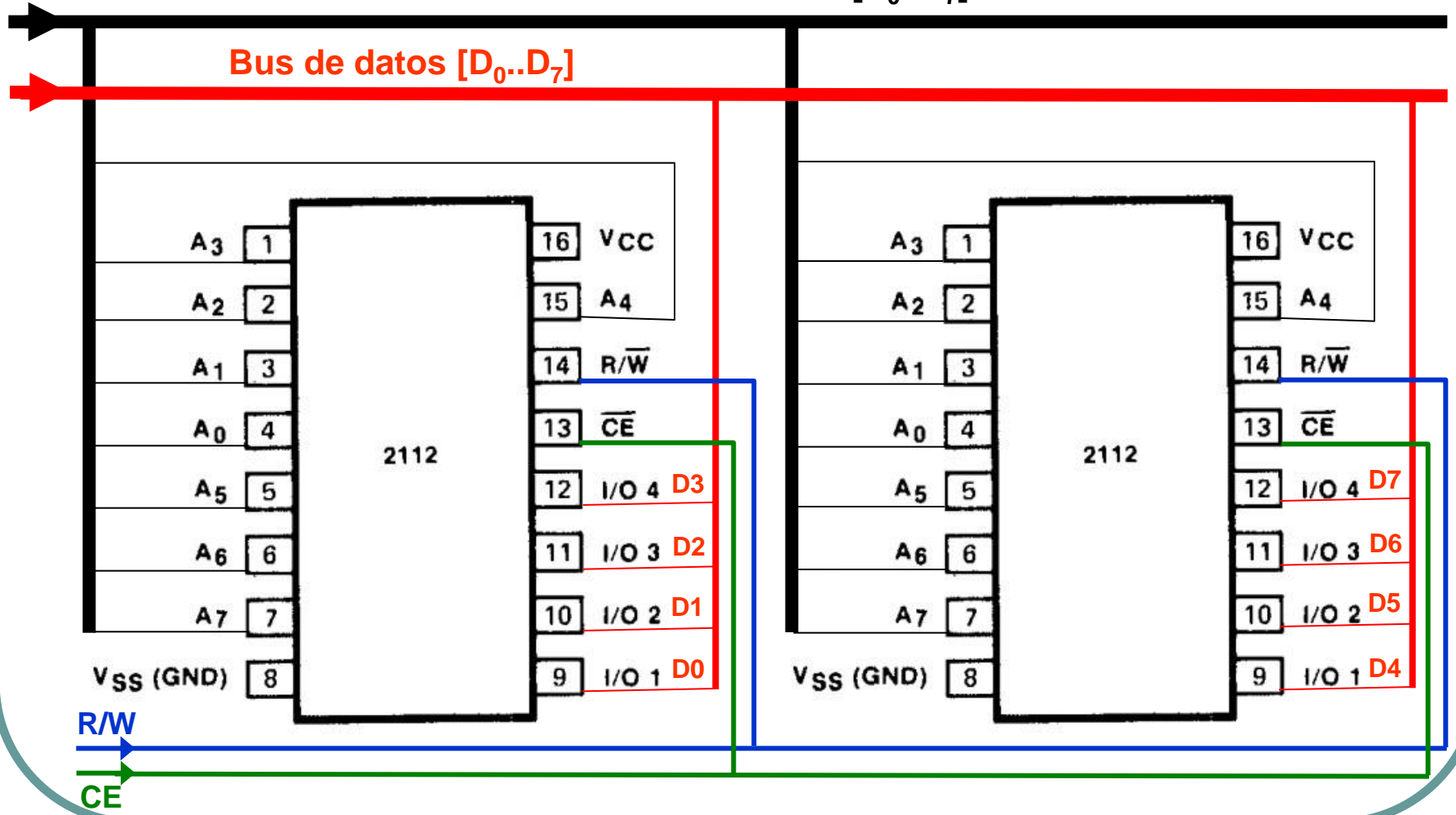
## BLOCK DIAGRAM



# Ejercicio (II)

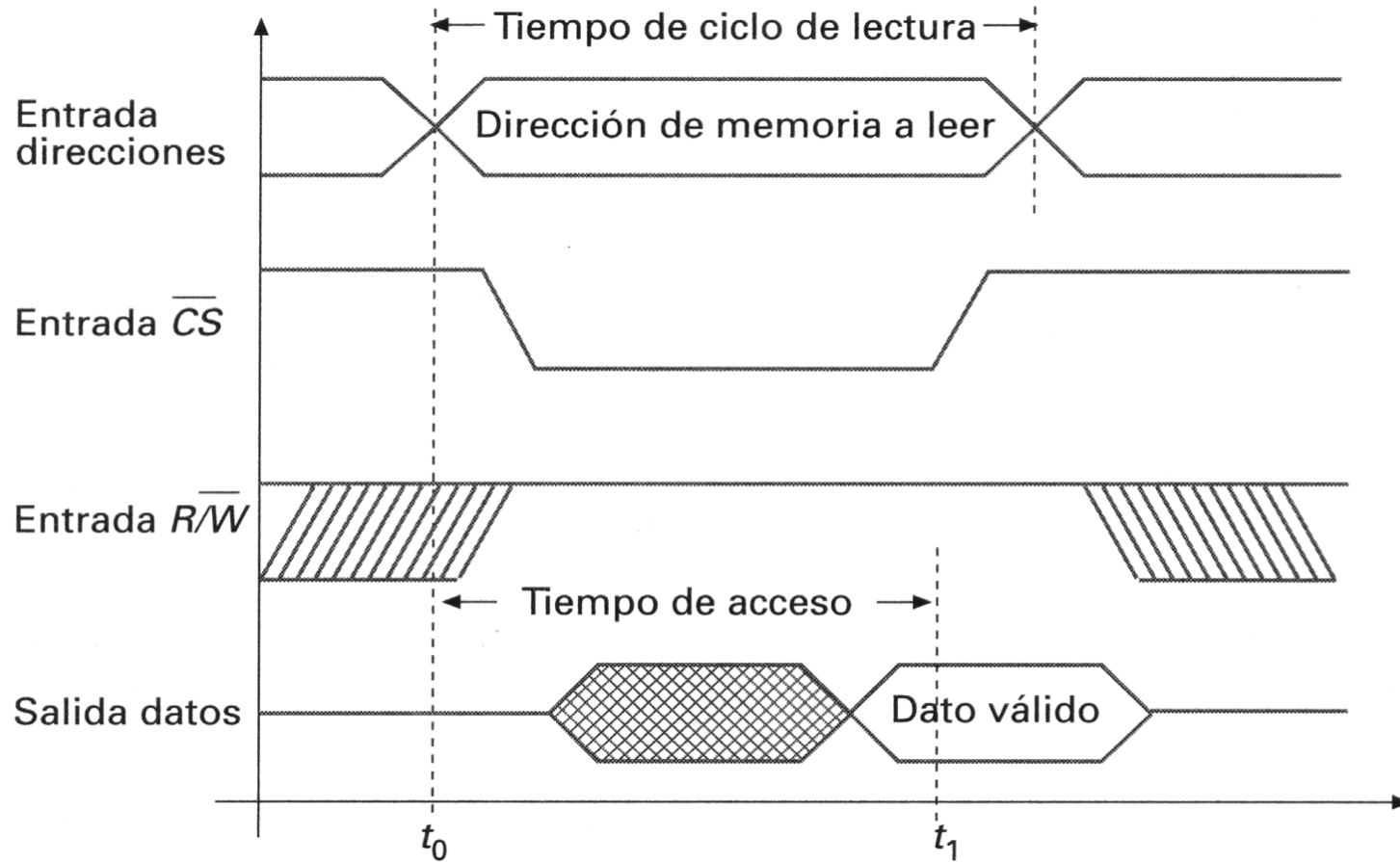
Bus de direcciones [A<sub>0</sub>..A<sub>7</sub>]

Bus de datos [D<sub>0</sub>..D<sub>7</sub>]



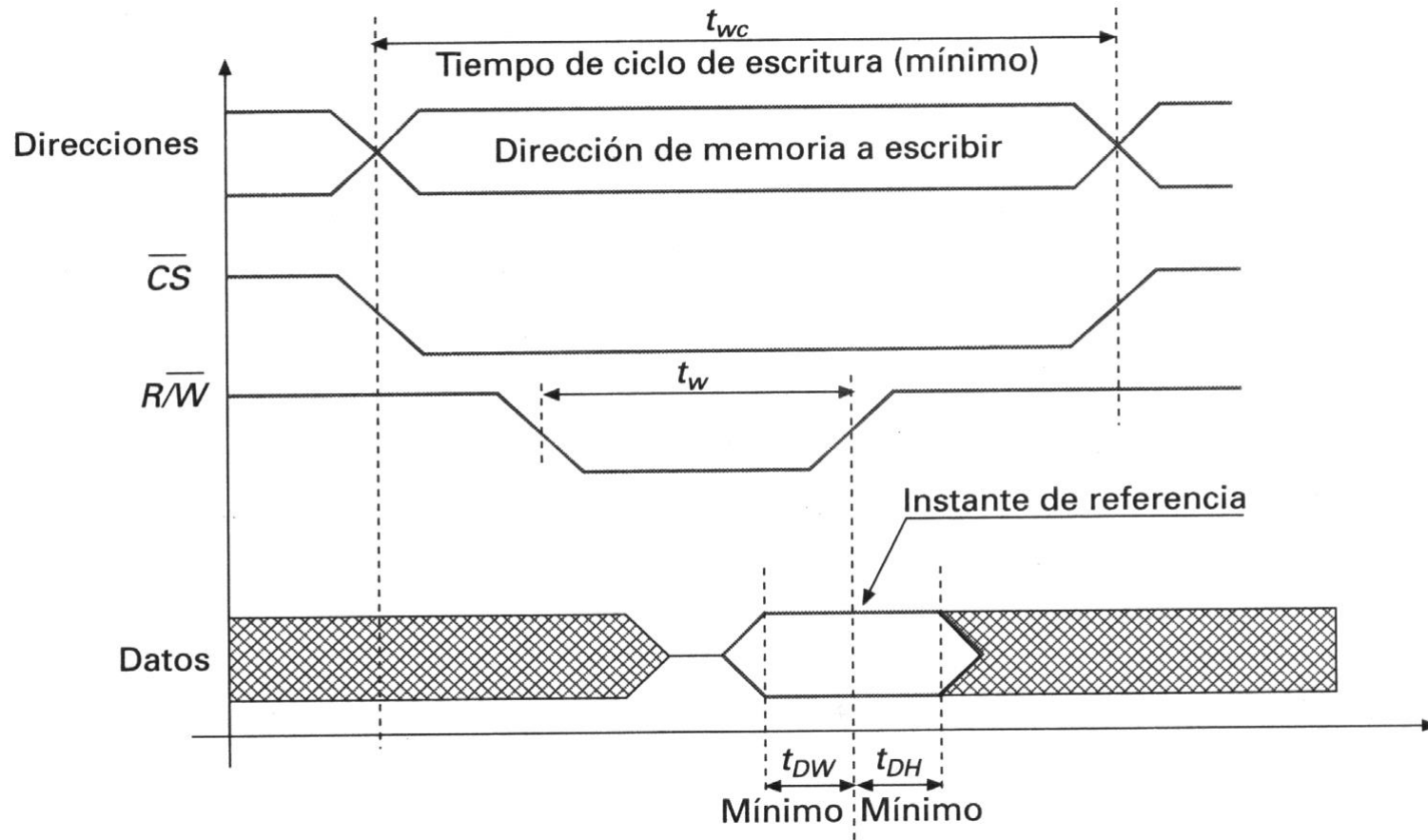
# CRONOGRAMAS DE FUNCIONAMIENTO

# Cronograma de lectura





# Cronograma de escritura



# CARACTERÍSTICAS

# CARACTERÍSTICAS (I)

- **Tipo de transferencia.**
  - Memoria interna: Palabras.
  - Memoria externa: Bloques.
- **Unidad direccionable.** Mínima longitud de bits a la que es capaz de acceder el microprocesador
- **Unidad de transferencia.** Número de bits que se leen o escriben en memoria a la vez.
- **Método de acceso:**
  - **Acceso aleatorio.** Se accede de forma directa. Ejemplo: Memoria de sistema.
  - **Asociativo.** Se accede en función del contenido. Ejemplo: memoria caché.

# CARACTERÍSTICAS (II)

- **Prestaciones:**

- **Tiempo de acceso.** Tiempo que tarda en realizarse una operación. Se divide en:
  - **Latencia.** Tiempo que tarda el microprocesador en acceder a la posición de memoria.
  - **Tiempo de transferencia.** Tiempo empleado en efectuar la transferencia del dato.
    - Ej.: Tiempo acceso 60 ns = 25 ns (latencia) + 35 ns (transferencia)
- **Tiempo de ciclo.** Tiempo que transcurre desde que se comienza una operación, hasta que puede realizarse la siguiente.

# CARACTERISTICAS (IV)

- **Tasa de transferencia**

- **Tasa (MB/s) = Frec. memoria (MHz) x 8 bytes** (64 bits)

## DDR-1

266Mhz x 8 = 2.180 MB/s y por aproximación 2100MB/s	PC-2100
400Mhz x 8 = 3.200 MB/s y por aproximación 3200MB/s	PC-3200

## DDR-2

533Mhz x 8 = 4.264 MB/s y por aproximación 4200MB/s	PC2-4200
800Mhz x 8 = 6.400 MB/s y por aproximación 6400MB/s	PC2-6400

En ocasiones es al revés. Por ejemplo, si la pregunta es: **¿A qué frecuencia funciona una memoria que viene referenciada como PC3200?**, se hace la operación inversa:  $3200/8 = 400\text{Mhz}$ .

# CARACTERISTICAS (V)

- **Tasa de transferencia “Dual channel”**
  - **Tasa (MB/s)= Frec. memoria (MHz) x 8 bytes x 2**

Ejemplo: ¿Qué tasa máxima de transferencia de datos tiene un sistema de memoria en un ordenador con “dual channel” que incluye dos módulos DDR de 400Mhz?

Tasa de transferencia = 400Mhz x 8 Bytes x 2 = 6400MB/s

# CARACTERÍSTICAS (VI)

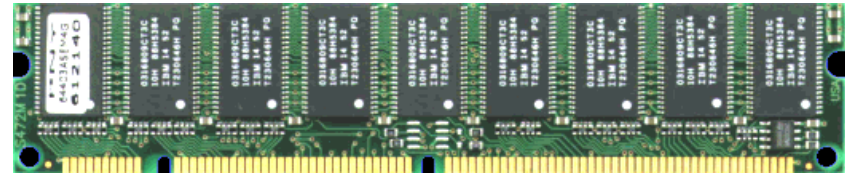
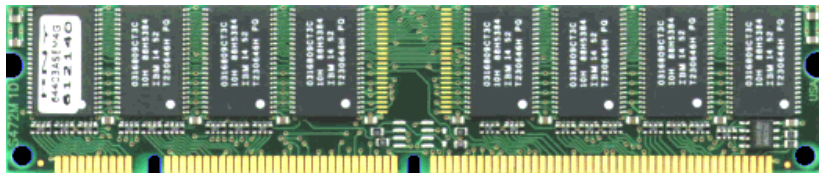
## ● **Revisión de integridad de datos (I)**

- Un aspecto importante en el diseño de la memoria es la verificación de integridad de los datos almacenados en la memoria.
- Actualmente se emplean dos métodos para asegurar la integridad de datos:
  - Paridad
  - Error Correction Code (ECC)

# CARACTERÍSTICAS (VII)

## ● Revisión de integridad de datos (II)

- La paridad ha sido el método más común hasta la fecha.
- Este proceso añade un bit adicional a cada 8 bits (1 byte) de datos.
- Hay dos clases de protocolo de paridad:
  - Paridad impar (bit de paridad “0” si número de “1” es impar).
  - Paridad par (bit de paridad “0” si número de “1” es par).





# CARACTERÍSTICAS (VIII)

## ● **Revisión de integridad de datos (III)**

- El bit de paridad y los 8 bits de datos se almacenan en DRAM.
- Antes de que se envíen los datos a la CPU, son comprobados por el circuito de paridad.
- Si identifica una paridad correcta, los datos se consideran válidos.
- Se elimina el bit de paridad de los datos y los 8 bits de datos se transmiten a la CPU.
- Si se detecta paridad incorrecta, los datos no son válidos y se genera un error de paridad.

# CARACTERÍSTICAS (IX)

## ● **Revisión de integridad de datos (IV)**

- **Error Correction Code (ECC)** (Código de Corrección de Errores) es un método más eficiente que la paridad.
- La diferencia más importante entre el ECC y la paridad es que el ECC **es capaz de detectar y corregir los errores de un bit.**
- Dependiendo del controlador de memoria, ECC también podrá detectar errores de dos, tres o cuatro bits de memoria.
  - Aún cuando ECC puede detectar estos errores de múltiples bits, sólo puede corregir los errores de un sólo bit.
  - En el caso de un error de múltiples bits, el circuito ECC devuelve un error.

# CARACTERÍSTICAS (X)

- **Revisión de integridad de datos (y V)**
  - Mediante el uso de un algoritmo especial (secuencia matemática) y trabajando en conjunto con el controlador de memoria, el circuito ECC anexa los bits ECC a los bits de datos y estos se almacenan juntos en la memoria.
  - Cuando se solicitan datos de la memoria, el controlador de memoria descifra los bits ECC y determina si uno o más bits de datos se encuentran deteriorados.



# TIPOS DE MEMORIAS

# Tipos de memorias

- En un sistema podemos encontrar los siguientes tipos de memorias:
  - Memoria ROM.
  - Memoria principal o de sistema (RAM).
  - Memoria caché (RAM).
  - Memoria de video.

# Memoria ROM (I)

- Características:
  - Memoria no volátil (no pierde su información cuando se elimina el suministro energético).
  - Memoria de solo lectura.
    - Solo puede escribirse en ella en el proceso de grabación.
  - Acceso aleatorio a las posiciones de memoria.
- Utilizada para contener la BIOS del sistema.

# Memoria ROM (II)

- Tipos de memoria ROM:
  - Programadas en el proceso de fabricación.
    - Memoria ROM.
  - Programadas por el usuario.
    - Memoria PROM.
    - Memoria EPROM.
    - Memoria EEPROM o EAPROM.
    - Memoria FLASH.

# Memoria ROM (III)

- **Memoria ROM (*Programable por máscara*)**. Los datos se graban durante el proceso de fabricación.
- **Memoria PROM (*Programable ROM*)**. Programable por el usuario una única vez.
- **Memoria EPROM (*Erasable PROM*)**. Esta memoria puede ser grabada por el usuario.
  - Se borra mediante su exposición a rayos UV.
  - Se puede grabar nuevamente.



# Memoria ROM (IV)

- **Memoria EAPROM (*Electrically Alterable PROM*)**. Su grabación y borrado se realiza por procedimientos eléctricos.
- **Memoria FLASH**. Es una memoria no volátil que puede ser regrabada en el propio PC, mediante el software adecuado.
  - **Permite actualizaciones de la BIOS sin necesidad de cambiar de integrado.**
  - Permite leer y escribir múltiples posiciones de memoria en la misma operación. De este modo logra velocidades de funcionamiento muy superiores frente a la tecnología EEPROM

# Memoria ROM (V)



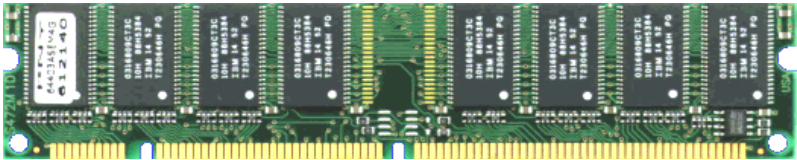







# Memoria RAM (I)

- Características:
  - Memoria volátil, pierde su información cuando se interrumpe el suministro de energía.
  - Memoria de acceso aleatorio.
  - Permite tanto leer como escribir información en ella.
- Tipos:
  - **Memoria dinámica** (*DRAM*).
  - **Memoria estática** (*SRAM*).

# Memoria DRAM

- Es el tipo empleado para implementar la memoria de sistema del PC.
- Características:
  - La unidad de almacenamiento está formada por una célula **transistor-condensador**.
  - Esto permite una alta densidad de almacenamiento, es decir, gran capacidad en chip muy pequeños.
  - Es necesario un constante refresco de la información.
    - De esta operación se encarga un controlador integrado en el North Bridge.
  - Aparece en formato SIMM (obsoleto), RIMM y DIMM.

	TIPO DE ENCAPSULADO	V. Bus (MHz)	T. Acceso (nseg)	Transfer (MB/s)
FPM		66	60-70	528
EDO		66	30 - 40	Aprox. 600
SRAM PC100 PC133		100 133	10	800 1000
ESDRAM		133	7,5	1600

	TIPO DE ENCAPSULADO	V. Bus (MHz)	T. Acceso (nseg)	Transfer (MB/s)
<b>DDR</b> <b>PC-2100</b> <b>PC-2700</b> <b>PC-3200</b>		<b>266</b> <b>300</b> <b>400</b>	<b>7,5</b> <b>6</b> <b>5</b>	<b>2100</b> <b>2700</b> <b>3200</b>
<b>DDR2</b> <b>PC2-3200</b> <b>PC2-6400</b> <b>PC2-9600</b> <b>PC2-12800</b>		<b>400</b> <b>800</b> <b>1200</b> <b>1600</b>	<b>5 – 6</b>	<b>3200</b> <b>6400</b> <b>9600</b> <b>12800</b>
<b>DDR3</b> <b>PC3-8500</b> <b>PC3-10666</b> <b>PC3-12800</b> <b>PC3-14900</b>		<b>1066</b> <b>1333</b> <b>1600</b> <b>1866</b>	<b>7,5</b> <b>6</b> <b>5</b> <b>4</b>	<b>8500</b> <b>10666</b> <b>12800</b> <b>14900</b>
<b>DDR4</b> <b>PC4-1600</b> <b>PC4-1866</b> <b>PC4-17000</b> <b>PC4-19200</b> <b>PC4-26500</b>		<b>1600</b> <b>1866</b> <b>2133</b> <b>2400</b> <b>2666</b>	<b>7,5</b> <b>4</b>	<b>17000</b> <b>34000</b>

¿Dónde estamos?

# RAM DDR5 y DDR6

- **SK Hynix** ha fabricado los primeros módulos de memoria **RAM DDR5**.
- Frecuencia de **5.200 MHz** a **1,1V** y **consumiendo un 30% menos de energía** que la memoria DDR4.
- También **se duplicará la cantidad de memoria** que aceptarán las placas compatibles, pudiendo llegar incluso hasta los **256 GB**.





# RAM DDR5 y DDR6

- Para el estándar DDR5 se han desarrollado una serie de tecnologías que permiten **aumentar la velocidad a la vez que se mantiene el voltaje**.
- También reduce el ruido que se produce a la hora de hacer transmisiones de alta velocidad.
  - Para ello, se ha creado una **tecnología de sincronización multifásica** que permite realizar transmisiones de alta velocidad con un **voltaje bajo al poner varias fases en el circuito IP**.
  - El consumo energético es bajo en cada fase, pero la velocidad es alta al combinarlos.

# RAM DDR5 y DDR6

- **DDR6.** Este estándar de memoria permitirá realizar transmisiones de **hasta 12 Gbps por chip**, frente a los 5,2 Gbps que esperan alcanzar con **DDR5 (6,2 Gbps en 2022)**, y que a su vez es un **60% más rápida que DDR4**.
- La compañía estima que la llegada de los primeros módulos que integren estos chips no se producirá por lo menos **hasta 2025**.

# Tecnologías Dual, Triple y Quad Channel

# Tecnología Dual Channel (I)

- Incrementa el rendimiento de la memoria al permitir el acceso simultáneo a dos módulos distintos.
  - Se consigue mediante un segundo controlador de memoria en el **NorthBridge**.
- Si tenemos una tarjeta gráfica integrada en la placa base que utilice la memoria RAM como memoria de vídeo, con la tecnología **Dual Channel** la gráfica puede acceder a un módulo de memoria mientras el sistema accede al otro.

# Tecnología Dual Channel (II)

- Para que la memoria pueda funcionar en **Dual Channel** debe cumplirse dos condiciones:
  - La placa base **debe soportarlo**.
  - Los dos módulos de memoria deben ser **exactamente iguales** (Frecuencia, Latencias y Fabricante).
    - Si los módulos no son exactamente iguales no funcionará el Dual Channel, e incluso se pueden dañar los módulos de memoria.

# Tecnología Dual Channel (III)

- Es soportado por memorias **DDR, DDR2, DDR3 y DDR4** pero no es soportado por memorias **SDRAM**.
- Normalmente, en las placas que soportan **Dual channel**, los zócalos de memoria que forman el Dual channel suelen estar marcados en colores diferenciados.

# Tecnología Dual Channel (IV)



# Tecnología Triple Channel (I)

- La arquitectura Triple Channel es relativamente reciente de hecho de momento es exclusiva para los nuevos procesadores Core i7 y los próximos **Core i9** (Hexa-core), procesadores de 6 nucleos y su **chipset X58**.
- Hay que montar módulos de memoria DDR3 en grupos de 3 en las placas que lo soporten.



# Tecnología Triple Channel (II)



# Quadruple o Quad Channel



# Requerimientos de memoria

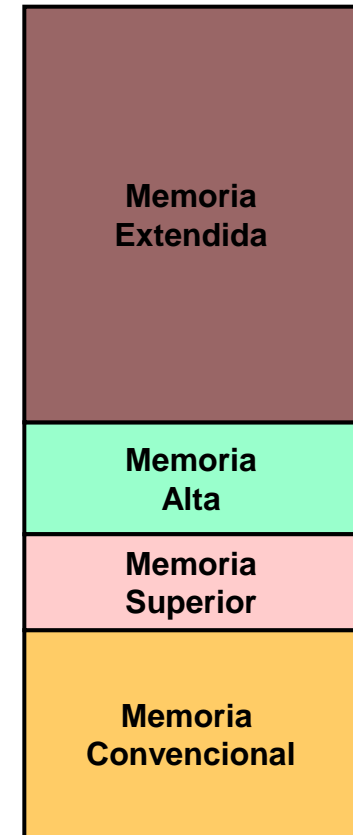
Sistema operativo	Mínimo	Recomendado	Usuario avanzado
Windows 8/10	1GB/ 2GB(*)		
Windows 7	1GB/ 2GB(*)		
Windows Vista	512 MB	1GB	
Windows XP	128 MB	256 MB	512 MB
Windows 2000	64 MB	192 MB	256 MB
Windows Me o NT 4	32 MB	96 MB	192 MB
Windows 98/SE	24 MB	64 MB	128 MB
Red Hat LINUX 7.2	32 MB	96 MB	192 MB

\* 1 GB para Windows 7/8 de 32 bits y 2 GB para Windows 7/8 de 64 bits

# DISTRIBUCION DE MEMORIA

# Distribución de memoria del PC (I)

- El mapa de memoria del PC, esta dividido en los siguientes bloques:
  - Memoria Convencional.
  - Memoria Superior
  - Memoria Alta
  - Memoria Extendida.



# Distribución de memoria del PC (II)

- Memoria Convencional.
  - Tiene una longitud de **640 KB**
  - Esta dividida en los siguientes bloques:
    - Tabla de vectores de interrupciones.
    - Area de comunicaciones ROM.
      - Guarda las direcciones E/S de los puertos.
    - Area de comunicaciones de DOS.
    - Area de archivos de sistema y controladores de dispositivo interno.

Carga de ficheros de Sistema .SYS Controladores (000700H – 09FFFFH) 638 KB
Area de Comunicaciones de DOS (000500H – 0006FFH) 512 bytes
Area de Comunicaciones ROM (000400H – 0004FFH) 256 bytes
Vectores de Interrupciones (000000H – 0003FFH) 1KB

# Distribución de memoria del PC (III)

- Memoria Superior.
  - Longitud de 384 KB.
  - Reservada para:
    - RAM de video
    - ROM video y controlador de HD.
    - Marco de página EMS (Memoria Expandida).
    - Zona libre de 64 KB
    - ROM BIOS

ROM BIOS (0F0000h – 0FFFFFFH) 64KB
LIBRE (0E0000H – 0FFFFFFH) 64KB
Marco de Memoria Expandida (0D0000h – 0DFFFFFFH) 64KB
ROM Video y Controlador de HD (0C0000H – 0CFFFFFFH) 64 KB No totalmente ocupados
RAM de Video (0A0000H – 0BFFFFFFH) 128 KB

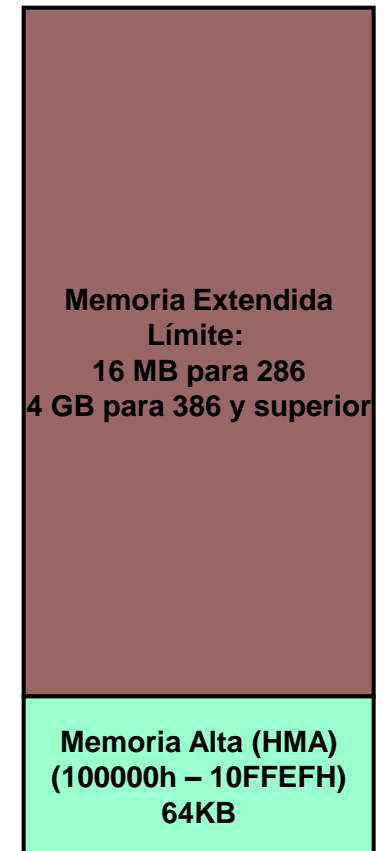
# Distribución de memoria del PC (IV)

## ● Memoria Alta

- La memoria Alta (HMA) tiene una longitud de 64 KB.
  - Para acceder con el 8086, el sistema operativo DOS 5.0 emplea el controlador HYMEM.SYS.
    - Coloca la mayor parte del sistema operativo en esta zona para liberar memoria convencional.

## ● Memoria Extendida.

- La memoria que es capaz de direccionar los microprocesadores desde el 286 en adelante.





# Distribución de memoria RESUMEN

	<b>Memoria Convencional</b>	<b>Memoria Superior</b>	<b>Memoria Alta</b>	<b>Memoria Extendida</b>
<b>8086</b>	000000-09FFFF 640 Kbytes	0A0000-0FFFFFFF 1MB	100000-10FFEF 64KB – 16 bytes	
<b>80286</b>	000000-09FFFF 640 Kbytes	0A0000-0FFFFFFF 1MB	100000-FFFFFFF Limite 16 MB	
<b>80386 y superior</b>	00000000-0009FFFF 640 Kbytes	000A0000-000FFFFFFF 1MB	00100000-F9FFFFFFF Limite 4 GB	

# Memoria SRAM (*Static RAM*) (I)

- No confundir 'S' de *Static* con la 'S' de SDRAM que significa *Synchronous*.
- Utiliza como celda básica de almacenamiento, **biestables**.
  - Implica memorias de baja capacidad y mayor coste.
- No necesita de una señal de refresco para actualizar la información.
  - Por tanto son más rápidas que las DRAM.
- Se utilizan para implementar la memoria caché L2 en la placa base, (*actualmente en desuso, ya que están integradas en el microprocesador*).



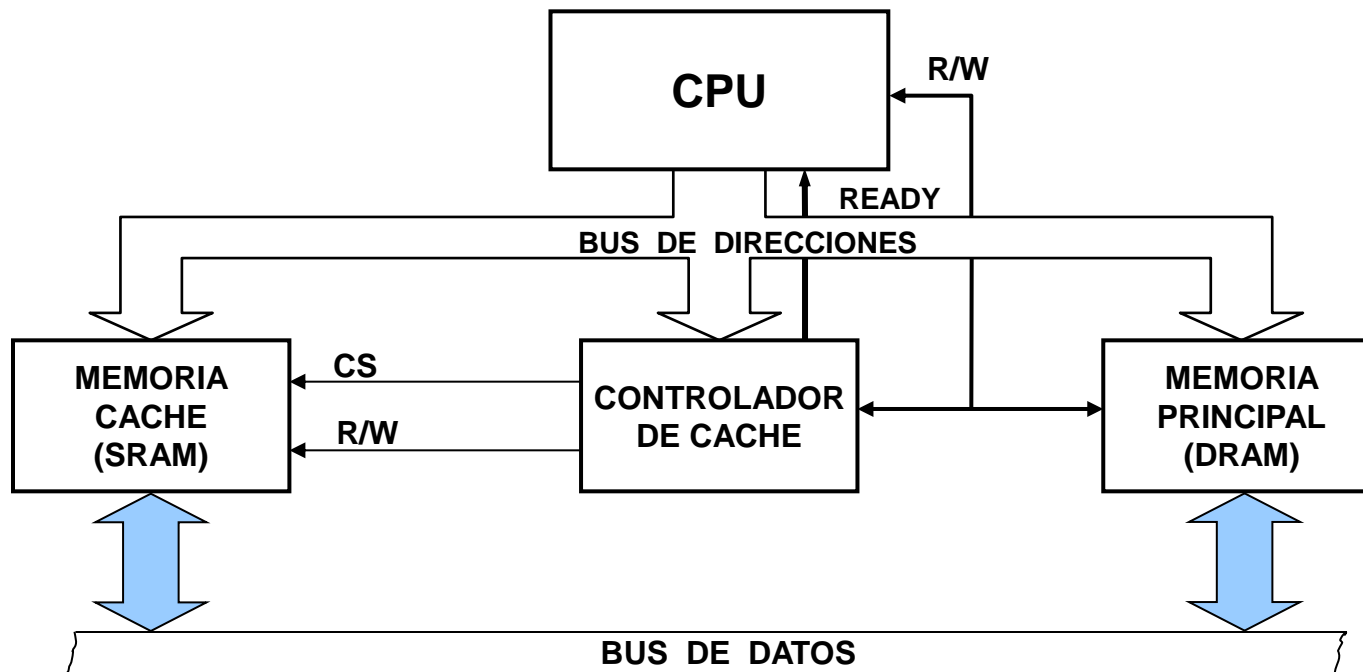
# Memoria CACHE

# La memoria CACHE (I)

- Se utiliza para guardar parte de los datos que contiene la memoria DRAM.
  - Concretamente los datos más frecuentemente utilizados por el programa que se esta ejecutando.
  - Cuando el microprocesador lee datos de la memoria DRAM, los almacena en la memoria caché.
  - Cuando los vuelve a necesitar, los lee de la memoria caché (más rápida), en lugar de la memoria de sistema.

# La memoria CACHE (II)

- Mecanismo fundamental de la memoria CACHE



# La memoria CACHE (III)

- **Funcionamiento de la memoria CACHE (I):**
  - El controlador contiene un **directorio** de las posiciones de memoria copiadas en la caché.
  - Cuando la CPU quiere leer un dato, el controlador vigila la dirección que emite y consulta su directorio.
    - Si está presente, el controlador lee el dato de la memoria caché.
    - Si no, el controlador hará que la lectura se realice de la DRAM. Al mismo tiempo el dato leído es copiado en la caché por si fuera necesario en accesos posteriores.

# La memoria CACHE (IV)

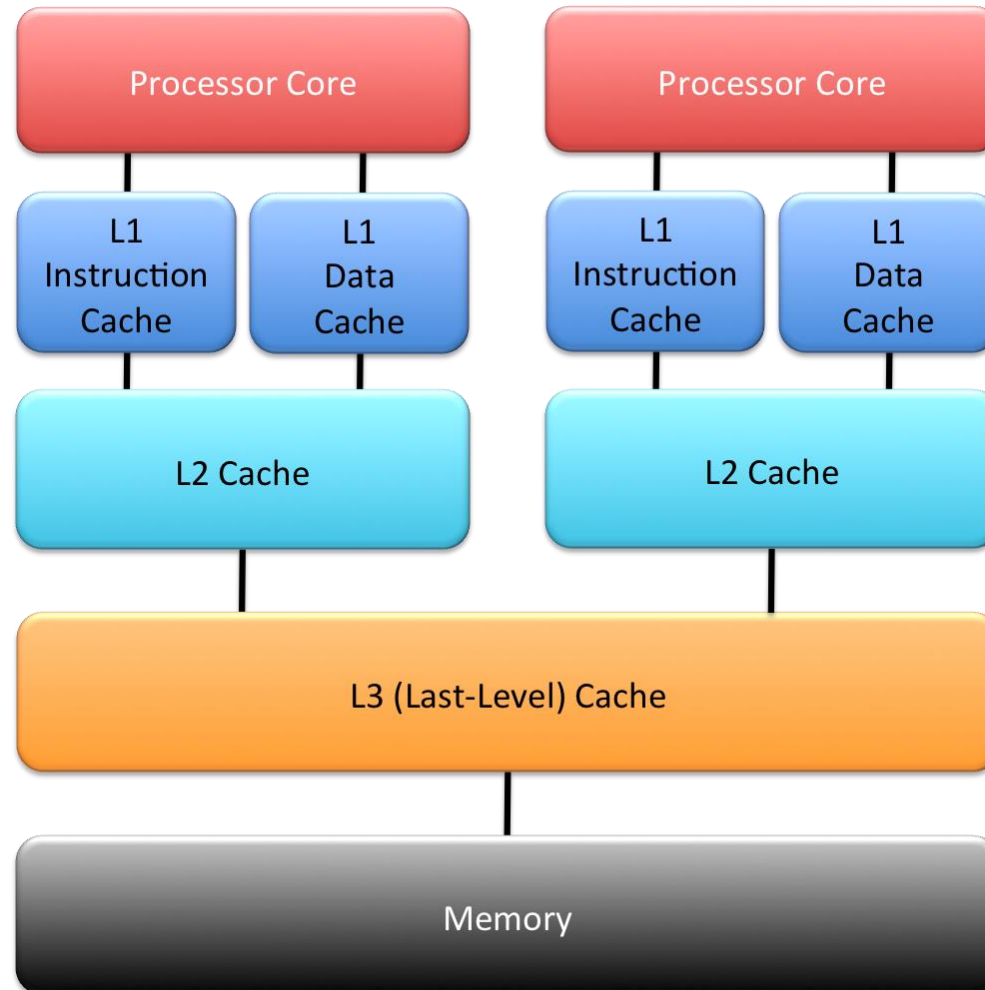
- **Funcionamiento de la memoria CACHE (II)**
  - Cuando la CPU desea escribir un dato, este se guarda simultáneamente en la memoria de sistema y en la memoria caché.
  - Puesto que la capacidad de la caché es limitada, es necesario hacer actualizaciones para que en ella se encuentre los datos más recientes.
    - Para ello se utiliza el **algoritmo LRU** (*Least Recently Used*).

# La memoria CACHE (V)

- Los sistemas actuales, disponen de dos niveles de caché **L1 y L2**
  - Algunos incluso pueden implementar un tercer nivel de caché **L3**.
- La estructura de memoria de un sistema, es como el que se muestra en la figura siguiente



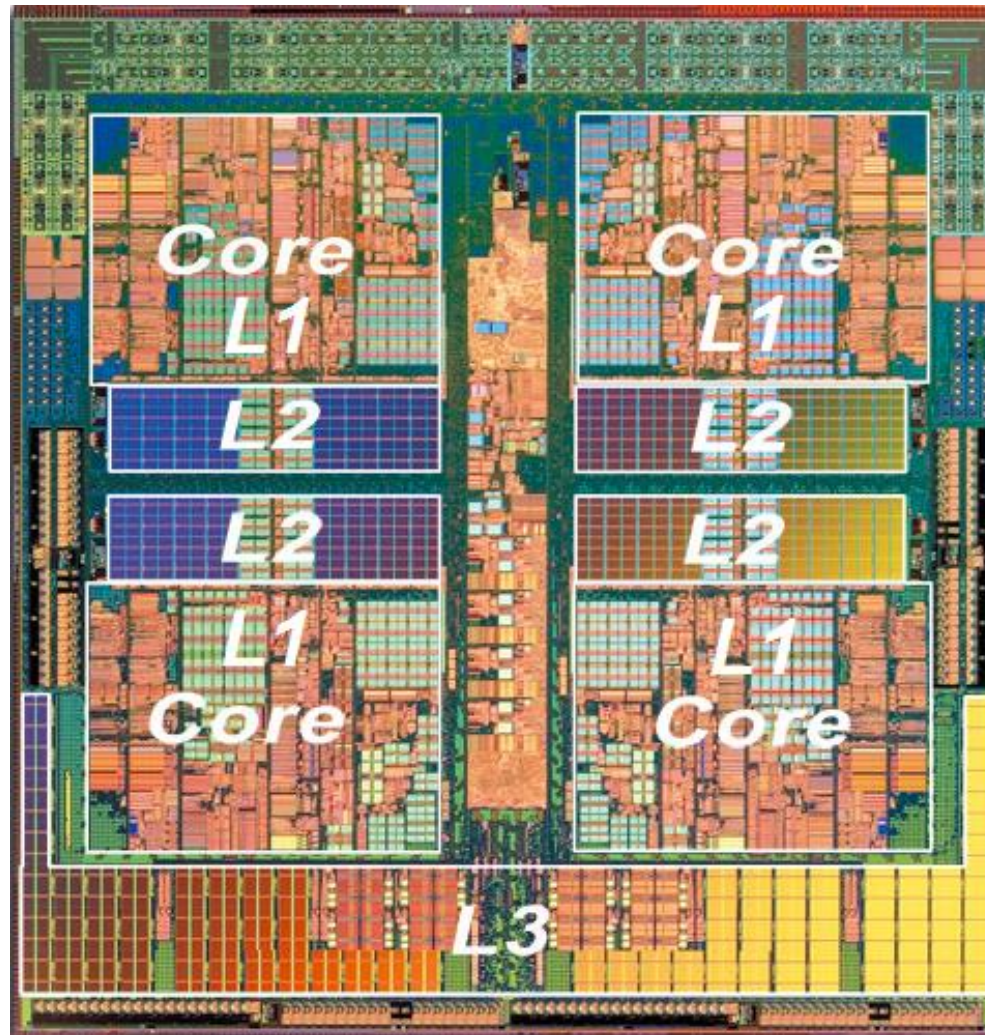
# La memoria CACHE (VI)



# La memoria CACHE (VII)

- **Memoria L1:** se encuentra integrada dentro del núcleo (*core*) del microprocesador. (*ver imagen siguiente*)
- Esto la hace más eficiente ya que funciona a la misma velocidad que el procesador.
- Se subdivide en 2 bloques.
  - L1 DC: (“*Level 1 Data Cache*“): se encarga de almacenar datos usados frecuentemente.
  - L1 IC: (“*Level 1 Instruction Cache*“): se encarga de almacenar instrucciones usadas frecuentemente.

# La memoria CACHE (VIII)



# La memoria CACHE (IX)

- **Memoria L2:** Se encontraba inicialmente en tarjetas de memoria instaladas en la placa base y funcionaba a la velocidad de trabajo de la misma.
- Actualmente la memoria L2 está integrada en el microprocesador.
  - Es de mayor tamaño, pero más lenta que L1.
- En L2 se crea una copia de L1. Puede ser de dos tipos:
  - **Exclusivo:** El dato se borra de L2 una vez que se entrega.
  - **Inclusivo:** El datos se mantiene en L2

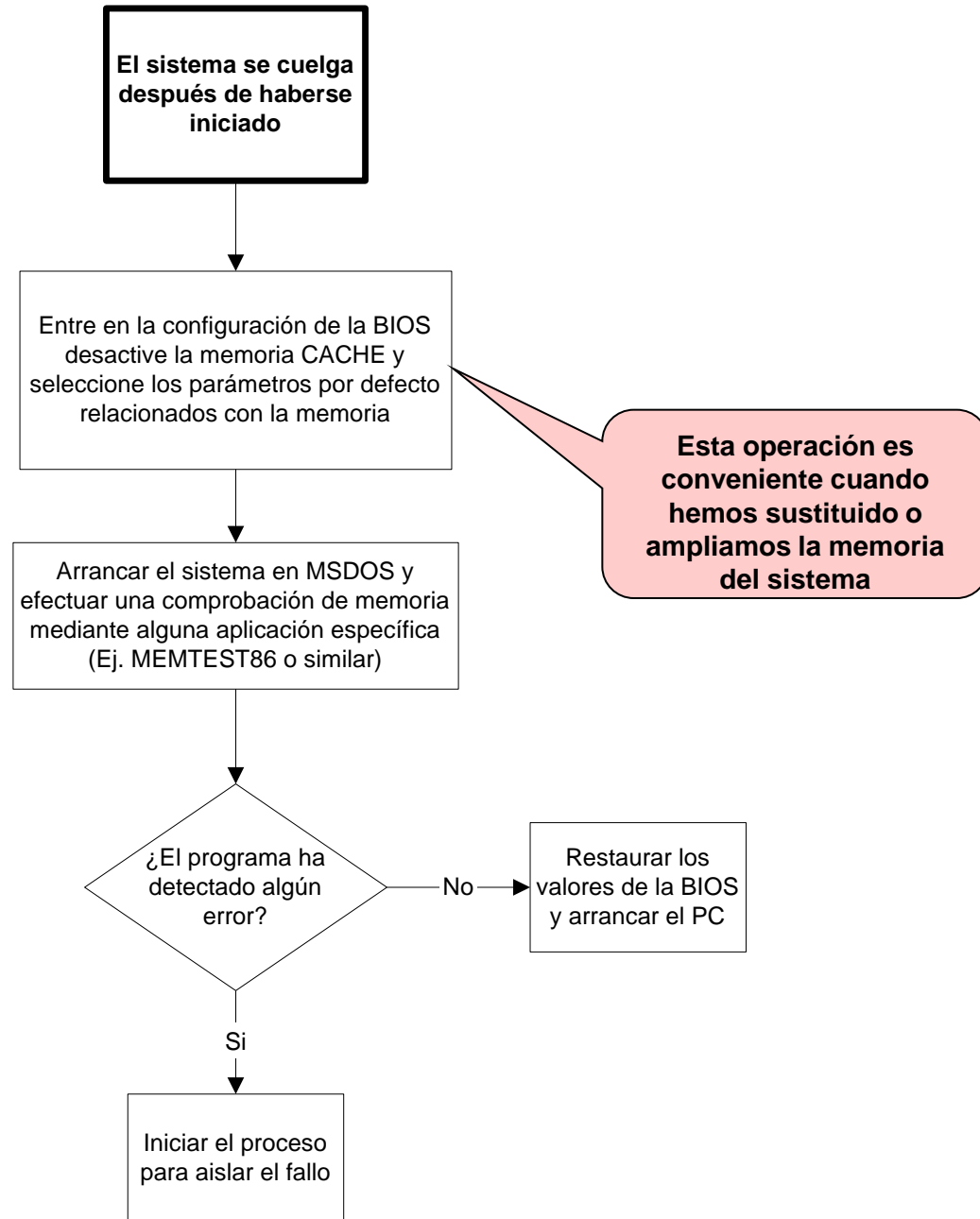
# La memoria CACHE (X)

- **Memoria L3:** Los procesadores AMD® fueron los primeros en implementar esta memoria en sus procesadores.
  - Con este nivel de memoria se agiliza el acceso a datos e instrucciones que no fueron localizadas en L1 ó L2.
  - Pueden contar con una capacidad de almacenamiento Caché de hasta 8 Mb y 9 Mb sumando L2+L3 en el caso de la nomenclatura AMD®.
- Si el dato no se encuentra en ninguno de los tres niveles de caché, entonces se accederá a buscarlo en la memoria RAM.

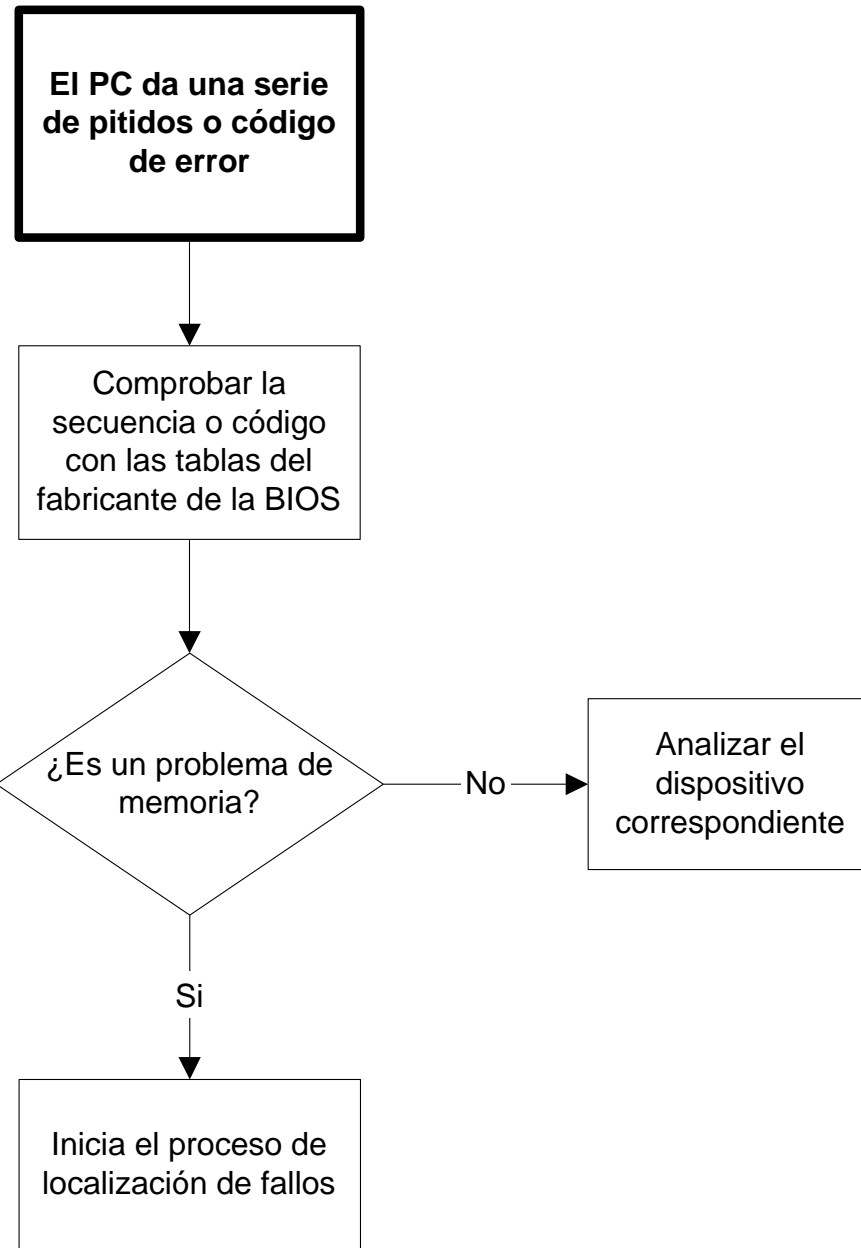
# DETECCION DE FALLOS EN LA MEMORIA DEL PC

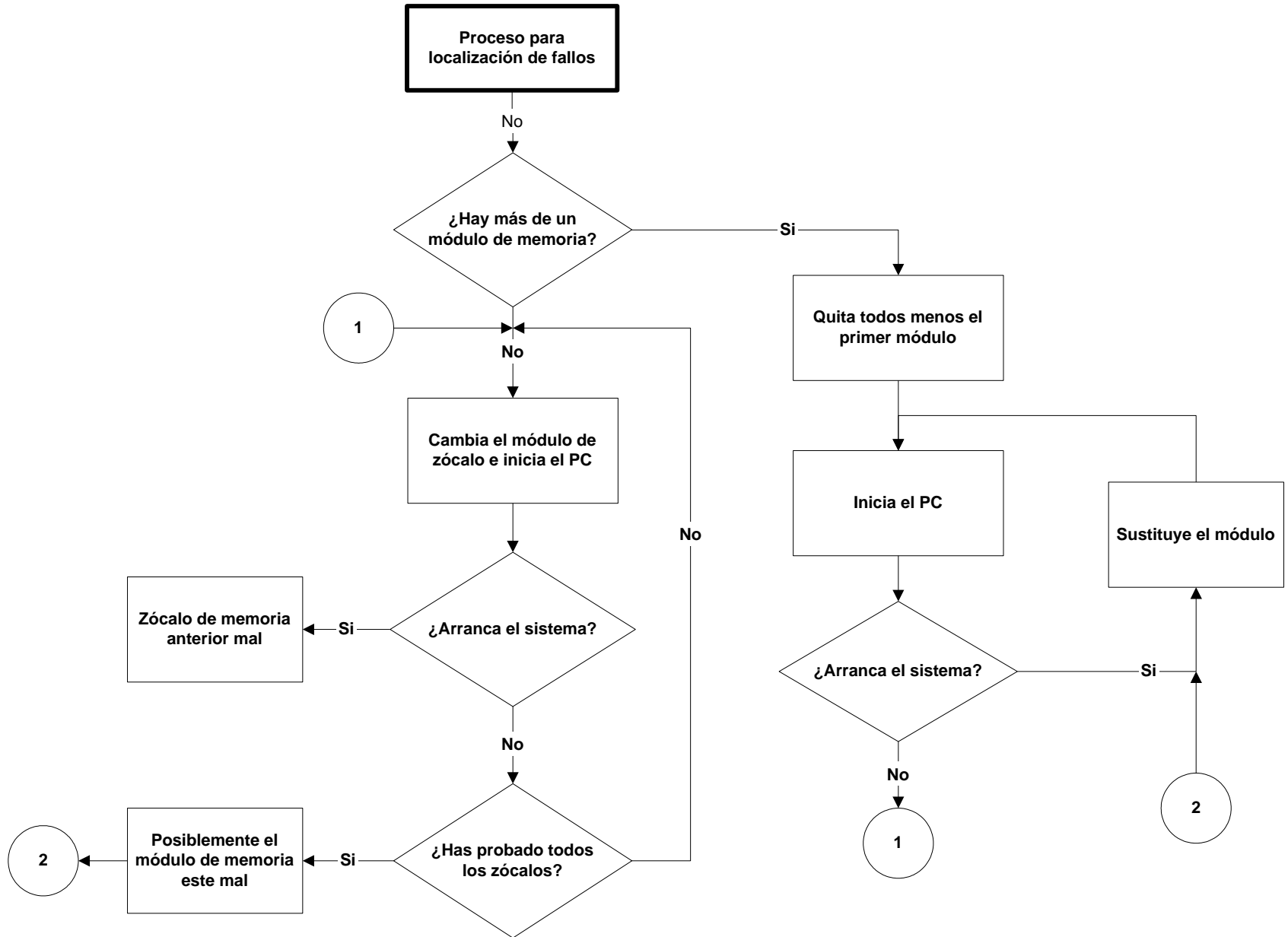
# Fallos de memoria (II)

- Después de haberse iniciado el sistema y de haber arrancado el S.O., puede ocurrir:
  - El sistema se detenga durante la comprobación de la memoria del sistema.
  - La BIOS informe una cantidad de memoria distinta a la instalada.
  - Se produzcan beeps (códigos de error) por parte de la BIOS.
  - El sistema se reinicie.









# Fallos de memoria (IV)

- El valor informado por el sistema es distinto a la memoria instalada.
  - Los bancos de memoria son incompatibles entre sí. (ej. Distintas velocidades, módulos de distinto formato).
  - El módulo instalado es incompatible con la placa base.
    - Comprobar el manual de la placa base.

# Fallos de memoria (V)

- Incompatibilidades entre memorias.
  - No necesariamente dos memorias son incompatibles cuando tienen distinta capacidad o cuando trabajan con distintas velocidades, **siempre y cuando la placa base lo soporte.**
- Las causas que pueden originar incompatibilidad son (I):
  - Mezclar tipos de memoria (SDRAM, DDR, DDR2)
  - Utilizar módulos con distinta posición de los chips de memoria (Single Side o Double Side)
  - Paridad
  - ECC o NO-ECC (***ECC = Error Correcting Code.***)

# Fallos de memoria (VI)

- Causas de incompatibilidad (y II):
  - Módulos Buffered y Unbuffered.
  - Combinar memorias con distintos tiempos de latencia (CAS) y/o distinto tiempo RAS (tiempo de acceso a una fila)
  - Tabla SPD (***Serial Presence Detect***)
  - Utilizar módulos con distintos voltajes de alimentación.

# FIRMWARE DEL PC

## BIOS vs UEFI

# BIOS (I)

- Sus siglas significan ***Basic Input Output System*** o sistema básico de entrada y salida.
- Su función principal es la de **iniciar los componentes de hardware y lanzar el sistema operativo** de un ordenador cuando lo encendemos.
  - También carga las funciones de gestión de energía y temperatura del ordenador.
- Se dice que **la BIOS determina si dos sistemas son compatibles.**
- Cuando ponemos en marcha el PC, lo primero que se carga en él es el BIOS y se efectúa el **POST** (***Power On Self Test***)

# BIOS (II)

- Efectúa las siguientes comprobaciones y configuraciones:
  - **Chequea los registros** del procesador
  - **Setea el temporizador** 8253/8254 para refresco de RAM.
  - **Setea el acceso directo a memoria**, DMA, para refresco de la RAM en el canal 0.
  - **Verifica que el refresco es operativo** (los primeros PC's usaban RAM dinámica).
  - **Verifica la memoria RAM baja** (0/16-64 KB).
  - **Carga los vectores de interrupción** y les asigna espacio en la zona de memoria baja.
  - **Inicializa los dispositivos de video y teclado.**



# BIOS (III)

- **POST (II):**

- **Determina el tamaño de la RAM adicional y comprueba su funcionamiento** (el recuento que se ve en pantalla).
  - Si existiera algún error en la memoria se mostraría un mensaje de error (el dispositivo de video ya está operativo).
- **Inicializa los puertos COM** (comunicaciones serie), **LPT** (comunicaciones paralelo) y **de juegos**
- Inicializa, en su caso, el sistema de disquete.
- **Inicializa el sistema de disco.**
- **Ejecuta el Boot Manager.** Programa que permite arrancar el Sistema Operativo

# BIOS (IV)

- Habitualmente la BIOS se encuentra en la placa base.
  - En los chipset de Intel 810, la BIOS se encuentra integrada en el chip denominado Firmware Hub o FWH.
    - Hay dos versiones:
      - 82802AC que dispone de 8 Mbit de capacidad.
      - 82802AB que dispone de 4 Mbit de capacidad.
    - Ambas utilizan memoria Flash.

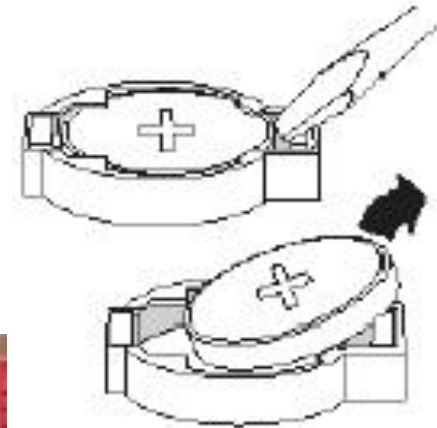
# BIOS. CMOS RAM (VI)

- La información de configuración de la BIOS (fecha, hora, geometría y cantidad de HD, cantidad y tipos de disquetera, cantidad de memoria instalada, etc), se guarda en una memoria RAM del tipo CMOS alimentada por una pila.
  - Cuando esta se agota, la información de la RAM CMOS se pierde desconfigurando el equipo.
    - Se debe configurar cada vez que el equipo se inicia.
    - Es necesaria la sustitución de la pila.

# BIOS (VII)



Sustitución de la pila



# CONFIGURACION DE LA BIOS

# Configuración de la BIOS (I)

- Dependiendo del fabricante, el interfaz de SETUP de la BIOS puede cambiar.
- Las **BIOS clásicas** se manejan con el teclado, típicamente con los cursores y las teclas de Intro ("Enter"), "Esc" y la barra espaciadora.

```
ROM PCI/ISA BIOS (2A4IBS29)
CMOS SETUP UTILITY
AWARD SOFTWARE, INC.

STANDARD CMOS SETUP
BIOS FEATURES SETUP
CHIPSET FEATURES SETUP
POWER MANAGEMENT SETUP
PNP/PCI CONFIGURATION SETUP
LOAD SETUP DEFAULTS
LOAD TURBO DEFAULTS

INTEGRATED PERIPHERALS
PASSWORD SETTING
IDE HDD AUTO DETECTION
HDD LOW LEVEL FORMAT
SAVE & EXIT SETUP
EXIT WITHOUT SAVING

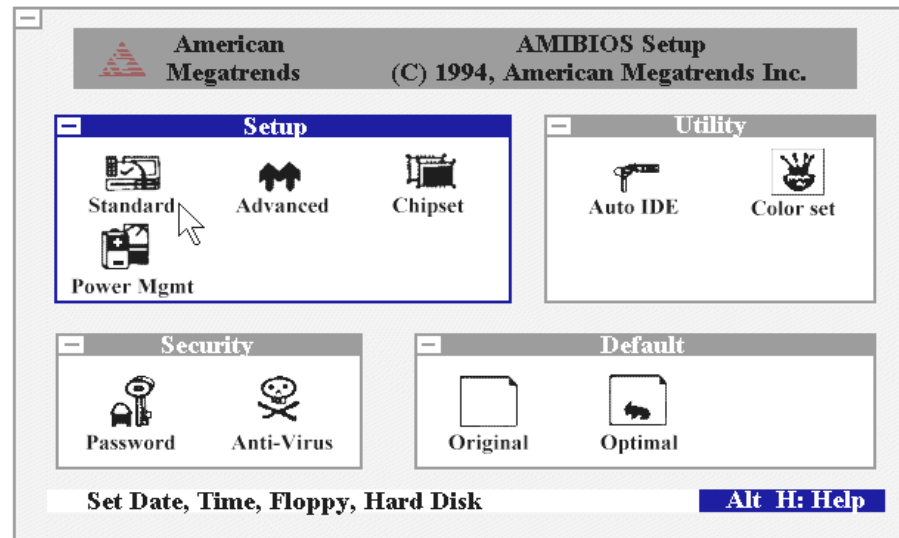
Esc : Quit
F10 : Save & Exit Setup

↑ ↓ → : Select Item
(Shift)F2 : Change Color

Abandon all Datas & Exit SETUP
```

# Configuración de la BIOS (II)

- También existen **BIOS gráficas**, las llamadas WinBIOS, que se manejan con el ratón en un entorno de ventanas.



- En el anexo podrá conocer algunas de las opciones más comunes
  - En cualquier caso habrá que acudir a la página de fabricante para entender y configurar las opciones específicas.

# UEFI o EFI

- La **Interfaz de Firmware Extensible Unificada** o UEFI (*Unified Extensible Firmware Interface*) es el firmware sucesor del BIOS.
- En esencia, todo lo que hemos dicho antes que hace el BIOS lo hace también la UEFI.
- Tiene **funciones adicionales** y mejoras sustanciales:
  - como una interfaz gráfica mucho más moderna
  - un sistema de inicio seguro
  - una mayor velocidad de arranque
  - soporte para discos duros de más de 2 TB.



# UEFI vs BIOS

- Las principales diferencias entre UEFI y BIOS:
  - Aspecto. El BIOS tiene un diseño muy MS-DOS, y sólo te puedes mover por él mediante el teclado. La UEFI en cambio **tiene una interfaz muchísimo más moderna**, permite incluir animaciones y sonidos, y te permite utilizar el ratón para interactuar con ella.



# UEFI vs BIOS

- Las principales diferencias entre UEFI y BIOS (y II):
  - La UEFI puede **conectarse a Internet** para actualizarse.
  - El código de **UEFI se ejecuta en 32 o 64 bits**, mientras que la BIOS suele hacerlo en **16 bits**.
  - El **arranque** del ordenador es **más rápido**.
  - UEFI también intenta **mejorar la seguridad** con su funcionalidad *Secure Boot*.
    - Se trata de un arranque seguro que **evita el inicio de sistemas operativos que no estén autenticados** para protegerte de los bootkits, un malware que se ejecuta al iniciar Windows.
  - UEFI **se puede cargar en cualquier recurso de memoria no volátil**, lo que permite que sea independiente de cualquier sistema operativo.
  - **Se le pueden añadir extensiones de terceros**, como herramientas de overclocking o software de diagnóstico.



ANEXO

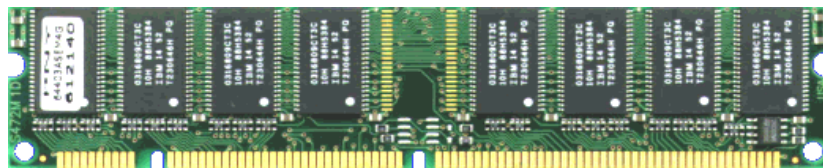
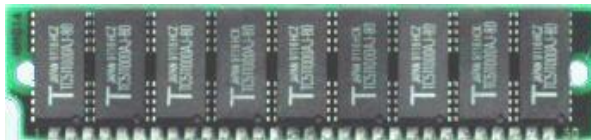
# Tipos y característica de memorias RAM

# Memoria FPM.

- **Fast Page Mode**

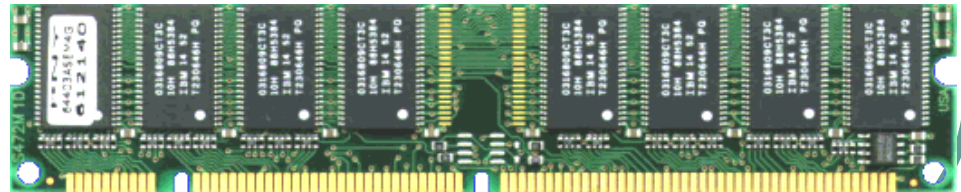
- Tiempo de acceso entre 60 a 70 nseg. Transferencia: 528 MB/s
- Acceso en modo ráfaga 5-3-3-3 (cinco ciclos de reloj para el primer acceso y 3 para los restantes.
  - Para un bus de 66 MHz, emplea unos 75 nseg para el primer acceso y 45 nseg para el resto.

- **Fabricado en SIMM de 30 y 72 contactos y DIMM de 168 contactos.**



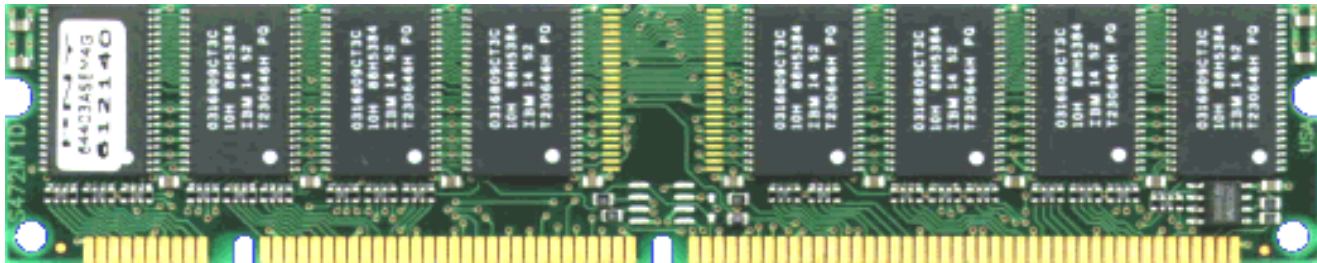
# Memoria EDO.

- Extended Data Output
  - Tiempos de acceso: 30 a 40 nseg.
  - Acceso en modo ráfaga 5-2-2-2.
    - Mejora del 22% sobre la FPM.
  - Una tipo posterior fue la memoria **BEDO** con una secuencia en ráfaga 5-1-1-1 solo soportado por chipset Intel 440FX y VIA.
- Fabricado en SIMM de 72 contactos y DIMM de 168 contactos.



# Memoria SDRAM.

- Synchronous DRAM
  - Tiempo de acceso de 10 nseg.
  - Acceso en modo ráfaga 5-1-1-1.
- Se establecen dos especificaciones la PC100 y la PC133 (bus del sistema de 100 y 133 MHz respectivamente).
  - Transferencia: 800 MB/s para bus de 100 MHz y 1 GB/s para bus de 133 MHz.
- Fabricadas en DIMM de 168 contactos.



# Memoria RDRAM.

- **Rambus Direct RAM**
  - Transfiere datos de 16 bits (2 bytes), en un canal denominado **Direct Rambus**.
  - Bus de alta velocidad. Se establecen tres tipos:
    - **PC600** 600 MHz X 2 bytes = 1200 MB/s
    - **PC700** 700 MHz X 2 bytes = 1400 MB/s
    - **PC800** 800 MHz X 2 bytes = 1600 MB/s
  - Formato RIMM de 168 contactos





# Memoria ESDRAM.

- *Enhanced SDRAM.*

- Es una memoria SDRAM normal a la que se añade un módulo de SRAM (*Static RAM*), como memoria caché.
  - Este módulo viene a funcionar como la caché del procesador.
  - Consigue un mejor tiempo de respuesta.
- Ha sido desarrollada por Ramton.
- Tiempo de acceso 7.5 ns. Modo de transferencia 2-1-1-1.
- Soporta 133Mhz de bus. Tasa de transferencia de 1.6 GB/s



# Memoria SLDRAM.

- *Synk Link DRAM*

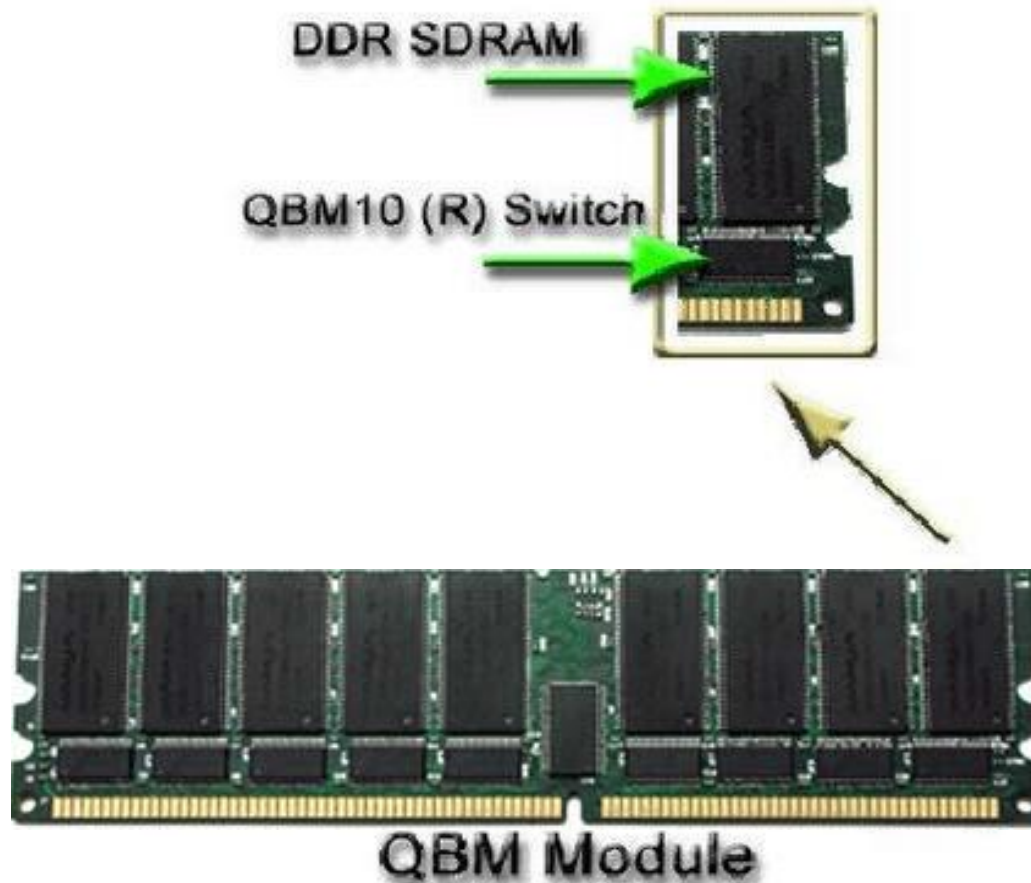
- Desarrollada por el consorcio SynkLink.
- Funciona como la **DDR SDRAM**.
- Tiene una menor latencia y mayor ancho de bus que la RDRAM.
- Soporta hasta 400Mhz de bus.
- Tasa de transferencia de 4 GB/s.



# Memoria con tecnología QBM (I)

- Tecnología QBM (*Quad Band Memory*)
  - Diseñada por la empresa Kentron.
  - Se caracteriza porque efectúa cuatro transferencias por ciclo (similar al Pentium IV)
  - Saldrá inicialmente para trabajar con un bus de sistema de 400 MHz.
    - Velocidad de transferencia 3.2 GB/s.
  - La segunda aumentará la frecuencia hasta los 533 MHz.
    - Supone una velocidad de transferencia de 4.2 GB/s.
  - En el futuro se pretenden modelos a 667 MHz con una velocidad de transferencia de 5.4 GB/s.

# Memoria con tecnología QBM (II)



# Memorias DDR.

- Permite transferir datos a doble velocidad.
  - No aumenta la velocidad de reloj, sino que transfiere dos datos por ciclo.
- Fabricado en módulos DIMM de 185 contactos. Tipos comunes:
  - **PC2100** (DDR266) transferencia 2.1 GB/s
  - **PC2700** (DDR333) transferencia 2.7 GB/s
  - **PC3200** (DDR400) transferencia 3.2 GB/s
  - **PC4200** (DDR533) transferencia 4.2 GB/s



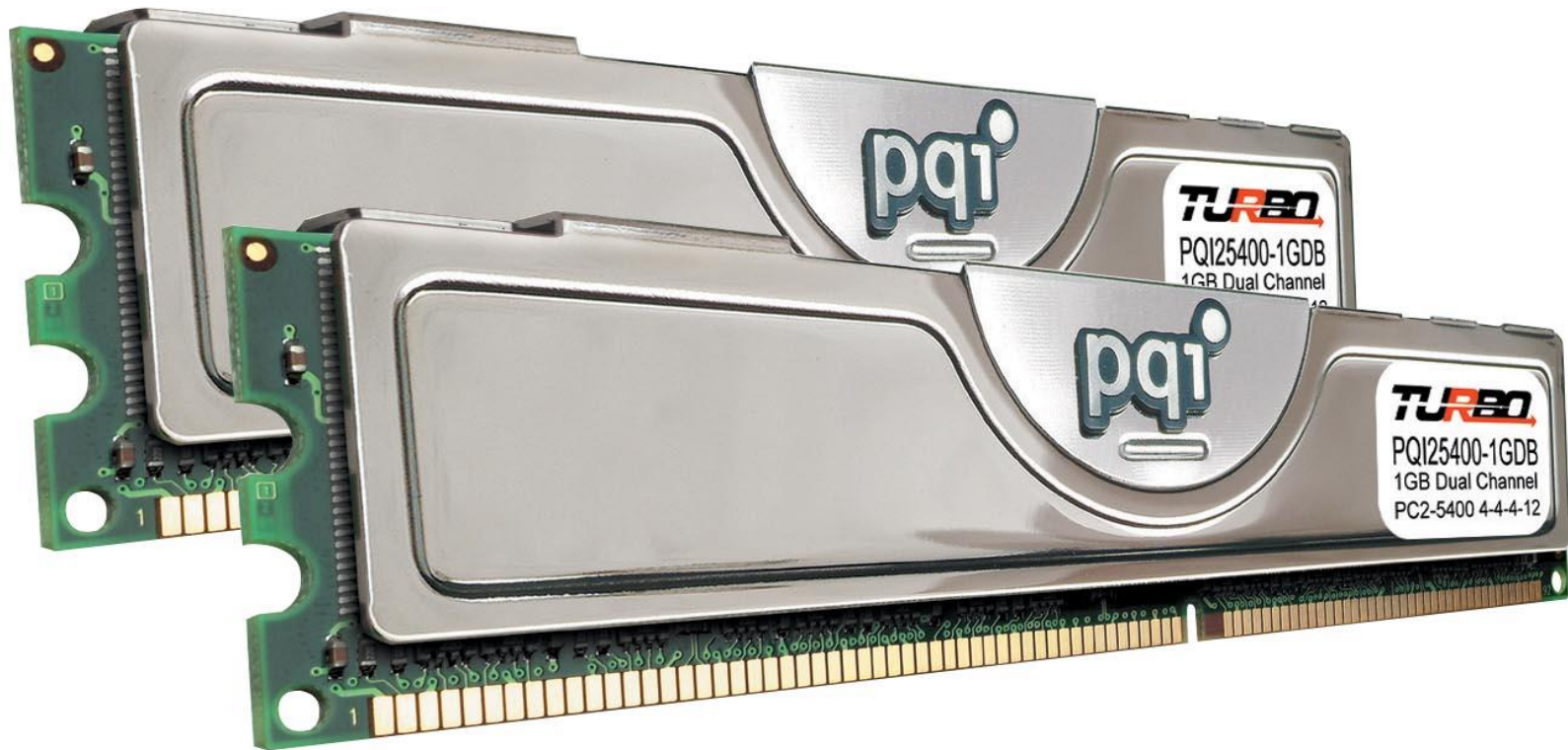
# Memorias DDR2 (I).

- Son capaces de trabajar con 4 datos por ciclo.
  - Mejora sustancialmente el ancho de banda.
    - Si una DDR a 200MHz reales entregaba 400MHz nominales, la DDR2 por esos mismos 200MHz reales entrega 800 MHz nominales.
- Trabaja con tensiones más bajas (1,8 V).
  - En contraste con los 2,5V de la DDR

# Memorias DDR2 (II)

<b>Módulo DIMM</b>	<b>Especificación DDR2</b>	<b>Velocidad de reloj</b>	<b>Tasa de datos MB/s</b>	<b>Tasa de transferencia</b>
PC2-3200	DDR2-400	200	400	3,200
PC2-4200	DDR2-533	266	533	4,266
PC2-5300	DDR2-667	333	667	5,333
PC2-6400	DDR2-800	400	800	6,400
PC2-7400	DDR2-933	466	933	7,460
PC2-8500	DDR2-1066	533	1066	8,530
PC2-9600	DDR2-1200	600	1200	9,600
PC2-10600	DDR2-1333	667	1333	10,660
PC2-11700	DDR2-1466	733	1466	11,730
PC2-12800	DDR2-1600	800	1600	12,800

# Memorias DDR2 (III)





# Memorias DDR2 (IV)



# Memorias DDR3 (I)

- Prototipo diseñado por *Samsung Electronics*.
  - Prototipo de 512 MB a 1066 MHz.
- Tecnología de 80 nanómetros.
  - Reduce el consumo de energía a un 40% comparado con los actuales módulos comerciales DDR2.
  - Más bajas corrientes de operación y voltajes (1,5 V, comparado con 1,8 del DDR 2 ó 2,5 del DDR).
- Teóricamente, estos módulos pueden transferir datos a una tasa de reloj efectiva de 800-1066 Mhz.
  - Comparado con el rango actual del DDR2 de 533-800 MHz ó 266-400 MHz del DDR.

# Memorias DDR3 (II)



# Memorias DDR4 (I)

- Los primeros módulos que se comercializarán contarán con velocidades de **2.133** y **2.667 Mhz.**
  - Un año después se lanzarán otra gama con velocidades cercanas a los **3.200 Mhz.**

Qimonda view of DDR3 low voltage penetration through all segments

	2009	2010	2011	2012	2013
I/O Voltage	1.5V/ 1.35V	1.35V	1.35	1.2V?	1.2V/1.0V
Main Speed	1066/1333	1333	1600	2133	2133/2667

DDR3 —————> DDR4

- 1.35v market introduction in Server (1.35v to 1.5v tolerant),
- 1.35v to 1.5v compatibility required 2010,
- 1.2v market introduction will be a requirement (DDR3 or DDR4)

# Algunas opciones de configuración de la BIOS clásica

# Standard CMOS Setup (I)

- Configuración básica

ROM PCI/ISA BIOS (2A4IBS29)  
STANDARD CMOS SETUP  
AWARD SOFTWARE, INC.

Date (mm:dd:yy) : Sat, May 2 1998  
Time (hh:mm:ss) : 19 : 54 : 53

HARD DISKS	TYPE	SIZE	CYLS	HEAD	PRECOMP	LANDZ	SECTOR	MODE
Primary Master	: User	420	986	16	65535	985	52	NORMAL
Primary Slave	: None	0	0	0	0	0	0	-----
Secondary Master	: None	0	0	0	0	0	0	-----
Secondary Slave	: None	0	0	0	0	0	0	-----

Drive A : 1.44M, 3.5 in.  
Drive B : None

Video : EGA/VGA  
Halt On : All Errors

Base Memory: 640K  
Extended Memory: 2352K  
Other Memory: 384K

Total Memory: 24576K

ESC : Quit  
F1 : Help

↑ ↓ → : Select Item  
(Shift)F2 : Change Color

PU/PD/+/- : Modify

# Standard CMOS Setup (II)

- **Tipo (*Type*):**
  - Tipo predefinido.
  - *Auto* para que calcule el ordenador los valores correctos.
  - *User* para introducir los valores a mano.
  - *None* para indicar que no hay ningún disco.
- **Tamaño (*Size*):** Lo calcula el ordenador a partir de los datos que introducimos.
- **Cilindros (*Cylinders*).**
- **Cabezas (*Heads*).**

# Standard CMOS Setup (III)

- **Precompensación de escritura**  
**(*WritePrecomp*)**: Un parámetro muy técnico, usado sobre todo en los discos antiguos.
  - En los modernos suele ser cero.
- **Zona de aparcado de las cabezas**  
**(*LandZone*)**: Habitualmente suele ser cero o bien 65535.
- **Sectores (*Sectors*)**.



# Standard CMOS Setup (IV)

- **Modo de funcionamiento (*Mode*):**
  - Para discos *pequeños*, de menos de 528 MB, el modo *Normal*.
  - Para discos de más de 528 MB el modo *LBA* o bien el *Large* (solo recomendado este último si no funcionara el LBA).
- **En muchos casos permite la opción *Auto* (autodetección).**

# BIOS Features (I)

- **Opciones de BIOS**

ROM PCI/ISA BIOS (2A4IBS29)  
BIOS FEATURES SETUP  
AWARD SOFTWARE, INC.

CPU Internal Cache	: Enabled	Video BIOS Shadow	: Enabled
External Cache	: Enabled	C8000-CFFFF Shadow	: Disabled
Quick Power On Self Test	: Enabled	D0000-D7FFF Shadow	: Disabled
Boot Sequence	: A,C	D8000-DFFFF Shadow	: Disabled
Swap Floppy Drive	: Disabled		
Boot Up NumLock Status	: On		
IDE HDD Block Mode	: Enabled		
Gate A20 Option	: Normal		
Memory Parity Check	: Disabled		
Typematic Rate Setting	: Disabled		
Typematic Rate (Chars/Sec)	: 6		
Typematic Delay (Msec)	: 250		
Security Option	: Setup		
IDE Second Channel Control	: Enabled		
PCI/VGA Palette Snoop	: Disabled		
		ESC : Quit	↑↓→ : Select Item
		F1 : Help	PU/PD/+/- : Modify
		F5 : Old Values	(Shift)F2 : Color
		F7 : Load Setup Defaults	

# BIOS Features (II)

- **CPU Internal cache:** Habilita o deshabilita la caché interna del microprocesador.
  - Debe habilitarse (*Enabled*) para cualquier chip con caché interna (todos desde el 486).
- **External Caché:** Habilita o deshabilita la caché externa o de segundo nivel (L2).
  - Influye bastante en el rendimiento.
- **Quick Power On Self Test:** Test de comprobación al arrancar más rápido.

# BIOS Features (III)

- **Boot Sequence:** Secuencia de búsqueda del sistema operativo en las distintas unidades.
- **Swap Floppy Drive:** Si tenemos dos disqueteras (A y B), las intercambia el orden temporalmente.
- **Boot Up NumLock Status:** Arranca con el teclado numérico configurado como cursores en vez de cómo números.

# BIOS Features (IV)

- **IDE HDD Block Mode:** Transferencia "por bloques" de la información del disco duro.
- **Gate A20 Option:** Un tecnicismo de la RAM.
  - Normalmente habilitado.
- **Memory Parity Check:** Verifica el bit de paridad de la memoria RAM.
  - Sólo debe usarse si la RAM es con paridad, lo que en la actualidad es muy raro, tanto en FPM como EDO o SDRAM.

# BIOS Features (V)

- **Typematic Rate Setting:** Permite configurar la velocidad y estados de espera del teclado.
- **Typematic Rate:** Fija el número de caracteres por segundo que aparecen cuando pulsamos una tecla durante unos instantes sin soltarla.
- **Security Option:** Permite elegir si queremos usar una contraseña o password.
  - Al arrancar el equipo (*System*).
  - Sólo para modificar la BIOS (*Setup* o *BIOS*).
  - O bien nunca (*Disabled*).

# BIOS Features (VI)

- **IDE Second Channel Option:** Indica si vamos a usar o no el segundo canal IDE.
  - En ese caso le reserva una IRQ, generalmente la 15.
- **PCI/VGA Palette Snoop:** Se utiliza cuando disponemos de dos tarjetas de vídeo (o una tarjeta sintonizadora de televisión) y los colores no aparecen correctamente.
  - Nos hemos de remitir al manual de la tarjeta gráfica para ver si debemos habilitarlo.

# BIOS Features (VII)

- **Video Bios ROM Shadow:** Si se habilita, copiará la BIOS de la tarjeta gráfica desde ROM en la que está, a RAM del sistema.
  - Mejora el rendimiento.
- **(Adaptor) ROM Shadow:** Copia otras zonas de la BIOS en la memoria RAM.
  - Se suelen deshabilitar, para evitar problemas innecesarios.